ホームページの広場 第40回

コンピュータでの2進数の加算と論理演算に関して

放射線腫瘍学教室　非常勤講師
（関西福祉科学大学 保健医療学部　教授）　上杉 康夫

1. 2進数の加算と論理演算

1桁の2進数の加算を示します。

0+0= 0
0+1= 1
1+0= 1
1+1=10

となります。

ブール代数とは、イギリスの数学者ジョージ・ブール(George Boole)によって提唱されたもので、1または0の二つの値だけを持つ変数を用いる論理です※1。真(true)、偽(false)が明確な文章を命題と言います。論理代数におけるすべての演算(論理演算)は、論理積(∧、・、AND)、論理和(∨、+、OR)、論理否定(¬、^、NOT)の三つの基本演算の組み合わせで表現できます。論理積とは、命題X、Yについて、XとY両方が真のとき真、それ以外のときは偽となる演算です。論理和はXとYのどちらかが真ならば真、それ以外のときは偽、論理否定とはXが真ならば偽、偽ならば真となる演算です。論理演算の入力と出力の対応表を真理値表形式で、またベン図で、各々論理積(表1、図1)、論理和(表2、図2)、論理否定(表3、図3)で示します※2、3。

また排他的論理和は2進数の桁上りに関係しています。2つの入力のどちらか片方が真でもう片方が偽の時には結果が真となり、両方とも真あるいは両方とも偽の時は偽となる演算(論理演算)です。XOR、EOR、EX-OR(エクスオア、エックスオア、エクソア)などと略称されます。演算子は⊻、誤解のおそれがないときは、XOR、xor、⊕、+、≠ なども使われます(表4、図4)※2、3。

X	Y	X∧Y
0	0	0
0	1	0
1	0	0
1	1	1

表1：論理積 真理値表

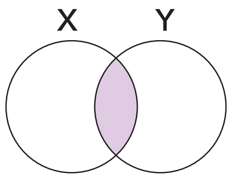


図1：論理積 ベン図

X	Y	X∨Y
0	0	0
0	1	1
1	0	1
1	1	1

表2：論理和 真理値表

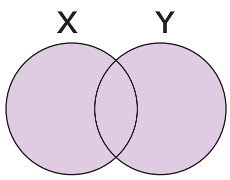


図2：論理和 ベン図

X	¬X
0	1
1	0

表3：論理否定 真理値表

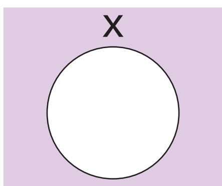


図3：論理否定 ベン図

2. 2進数の演算と論理演算の類似性

2進数の加算では、2進数の加算で1+1=10で桁上りが生じますが、その2桁目は論理積と、1桁目は排他的論理和と同じとなっています(表5)。このことから2進数の加算は論理

X	Y	X⊻Y
0	0	0
0	1	1
1	0	1
1	1	0

表4：排他的論理和
XとYのどちらか一方だけが1のときだけ1になる。

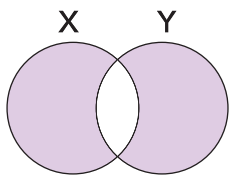


図4：排他的論理和
ベン図 着色部分

積と排他的論理和とを組み合わせで計算可能となっています※4。

2進数の加算				論理積			排他的論理和		
X	Y	X+Y 2桁	X+Y 1桁	X	Y	X∧Y	X	Y	X⊻Y
0	0	0	0	0	0	0	0	0	0
0	1	0	1	0	1	0	0	1	1
1	0	0	1	1	0	0	1	0	1
1	1	1	0	1	1	1	1	1	0

表5：2進数の加算と論理積の排他的論理和
2進数の加算で1+1=10で桁上りが生じるが、その2桁目は論理積と、1桁目は排他的論理和と同じとなっている。

3. ド・モルガンの法則

ド・モルガンの法則(De Morgan's laws)は、ブール論理や集合の代数学において、論理和と論理積と論理否定(集合のことばでは、合併と共通部分と補集合)の間に成り立つ規則性です。名前は数学者オーガスタス・ド・モルガン(Augustus de Morgan、1806–1871)にちなみます。この規則性(論理のことばで言うと「真と偽を入れ替え、論理和と論理積を入れ替えた論理体系」)は、元の論理体系と同一視できる、ということですので、ド・モルガンの双対性(英: De Morgan's duality)と呼ばれることもあります※5。

ド・モルガンの法則は

$\neg(X \land Y) = \neg(X) \lor \neg(Y)$

また

$\neg(X \lor Y) = \neg(X) \land \neg(Y)$

ですので、このことから、NOT(¬) と AND(∧) のみがあれば OR(∨) が作れる、また逆にNOT(¬) と OR(∨) のみがあればAND(∧)と作れることを意味します※6。

これらのことを使用して排他的論理和は

A xor B=(¬A and B) or (A and ¬B)

と表すことができます。

右辺はNOT(¬)、AND(∧)とOR(∨)で記載されていますので、ド・モルガンの法則を使ってNOT(¬) と AND(∧) のみか、また逆にNOT(¬) と OR(∨) のみの式に変形可能です。

すなわち2進数の加算を機械的に行うには、論理積と排他的論理和の計算が機械的に実現すれば可能ですから、NOT(¬)とAND(∧)、またはNOT(¬) と OR(∨) の計算が機械的に実現すれば計算可能になると言えます。

4. 論理回路

コンピュータのハードウエアを構成する主要な部品は、IC(Integrated Circuit：集積回路)です。ICは黒いボディーに何本ものピンが付いたムカデのような形状をしていて、それぞれのピンで2進数の1けたのデータを入出力しています。それではICの中はどうなっているかと言うと、論理演算を行う論理回路が集まったものとなっています。だからこそ、コンピュータの世界では、論理演算が重要なのです※7。

コンピュータの回路図では、論理回路をMIL記号(ミルきごう)という図記号で表します。参考までに、4種類の論理演算の論理回路を表すMIL記号を示します図5にAND回路、図6にOR回路、図7にXOR回路、図8にNOT回路を示します※7。どの図でも、向かって左側にあるピンから0または1のデータを入力すると、その論理演算結果が右側のピンから出力されるとして記載されています。

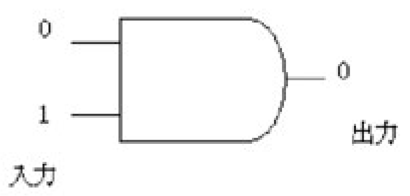


図5：AND回路のMIL記号

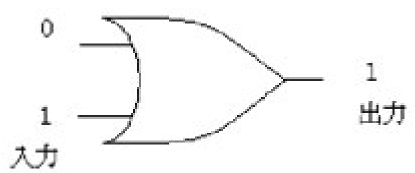


図6：OR回路のMIL記号

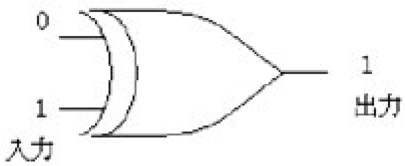


図7：XOR回路のMIL記号

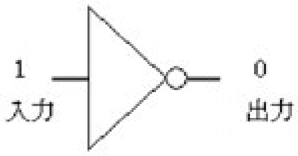


図8：NOT回路のMIL記号

5. 半加算器と全加算器の論理回路

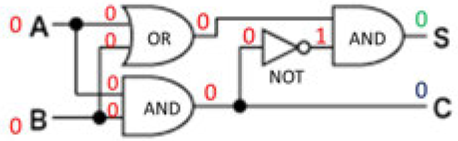
２進数の加算をする論理回路としてまず半加算器を記載いたします。この半加算器では２進数の加算で桁上りが生じた場合には桁上りを信号として出す論理回路となっています。説明図(図9、図10、図11)では入力A、入力B、1桁めの出力(S、Sum)、桁上げ出力(C、Carry out)として記載しています[※8]。

まず0+0=0の場合は、Sは0で、桁上げ出力はなくCは0となっています(図9)。次いで0+1=0の場合は、Sは1で、Cは0となっている(図10)。さらに1+1=10の場合は、1桁目の出力Sは0、Cは桁上りが生じるので桁上げ出力1となっています(図11)。また1+0の場合は0+1(図10)と同じ結果となるので記載は省いています[※9]。

この論理回路を用いますと２進数の加算で桁上りが生じた場合それを桁上げ出力の信号として出しながら２進数の１桁分を計算することが可能となります。

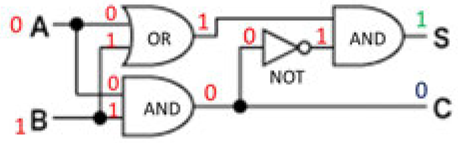
ついで桁上りを数値として表示する論理回路を示します。その回路は半加算器２個とOR回路を組み合わせて使用し、全加算器と名付けられています(図12)[※8]。

図12では全加算器の入力Aを0、入力Bを1として、桁上げがあった場合として桁上げ入力(X)は1としています。2桁の２進数を例にしますと、0+10の加算結果にさらに桁上りで



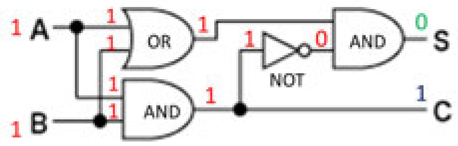
A	B	C	S
0	0	0	0

図9：半加算器の論理回路　0+0の場合
入力A、入力B、出力(S、Sum)、桁上げ出力(C、Carry out)0+0=0であるのでSは0、Cは0となっている。



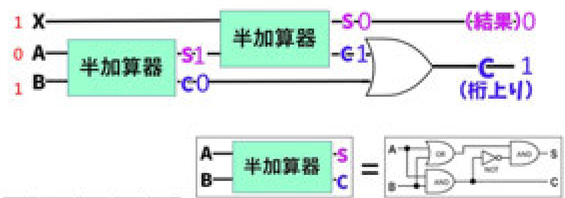
A	B	C	S
0	1	0	1

図10：半加算器の論理回路　0+1の場合
入力A、入力B、出力(S、Sum)、桁上げ出力(C、Carry out)0+1=0であるのでSは1、Cは0となっている。



A	B	C	S
1	1	1	0

図11：半加算器の論理回路　1+1の場合
入力A、入力B、出力(S、Sum)、桁上げ出力(C、Carry out)1+1=10であるのでSは0、Cは1となっている。



A	B	X	C	S
0	1	1	1	0

図12：全加算器
半加算器2個とORの組み合わせている。
入力A、入力B、桁上げ入力(X)、出力(S)、桁上げ出力(C)

＋10を加算する状態です。この場合出力Ｓは0、桁上げ出力Ｃは１となります。２桁の２進数の２桁目ですから、３桁目への桁上げが生じた状態での２桁目が０の状態です。すなわち100の状態となります。

さらに入力Ａ、入力Ｂ、桁上げ入力(Ｘ)、出力(Ｓ)、桁上げ出力(Ｃ)の関係を示す数値表(表6)を示します。

複数ビットの加算器については、前述の半加算器１個を最下位桁用に、この全加算器を他の上位桁用に桁数分だけ組み合わせる事によって、任意の桁数の２進数加算器が構成できます。例としては６桁の加算器の回路図(図13)※9を示します。

今回は、コンピュータでの２進数の加算と論理演算について記載いたしました。

A	B	X	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

表6：全加算器の数値
入力A、入力B、桁上げ入力(X)、出力(S)、桁上げ出力(C)

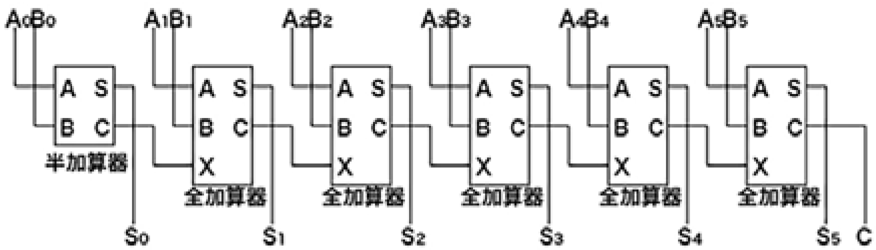


図13：複数ビットの加算器
6桁の加算器、左が最下位桁(最下位ビット)　右が最上位桁(最上位ビット)
$A^5A^4A^3A^2A^1A^0+B^5B^4B^3B^2B^1B^0 \rightarrow CS^5S^4S^3S^2S^1S^0$　の計算の場合

参考文献

※1：ブール代数 – Wikipedia
Wikipediahttps://ja.wikipedia.org/wiki/ブール代数

※2：コンピュータの仕組み - 教員のためのプログラミング入門
http://wiki.bmoon.jp/wiki.cgi/Programming?page=コンピュータの仕組み

※3：論理演算と論理回路、集合、命題の関係をシンプルに解説！ - ITの学び
https://itmanabi.com/logical-operation/

※4：XOR(排他的論理和 / EOR)とは - 意味をわかりやすく - IT用語辞典 e-Words
https://e-words.jp/w/XOR.html#:~:text=XORとは、論理演算,場合は0となる。

※5：ド・モルガンの法則 - Wikipedia
https://ja.wikipedia.org/wiki/ド・モルガンの法則

※6：ド・モルガンの法則と論理回路 ¦ 日経クロステック(xTECH)
https://xtech.nikkei.com/it/article/Watcher/20080311/295950/

※7：【5分で覚えるIT基礎の基礎】あなたは論理演算がわかりますか？ 第1回 ¦ 日経クロステック(xTECH)
https://xtech.nikkei.com/it/members/ITPro/ITBASIC/20020731/1/

※8：【半加算器と全加算器】1-16 高校情報Ⅰ　論理回路応用編です。※暗記不要で、理解できます
https://www.youtube.com/watch?v=W9xcA5LjgvA

※9：加算器 - Wikipedia
https://ja.wikipedia.org/wiki/加算器#:~:text=半加算器